



**UNIVERSITAS NEGERI YOGYAKARTA**  
**SARJANA TERAPAN TEKNIK ELEKTRONIKA**

Jalan Colombo Nomor 1 Yogyakarta 55281

Telepon: (0274) 586168 Pesawat 216, 289, 292; Fax. (0274) 586734

Laman: [ft.uny.ac.id](http://ft.uny.ac.id), E-mail: [humas\\_ft@uny.ac.id](mailto:humas_ft@uny.ac.id)

---

---

### Rencana Pembelajaran Semester

---

---

Nama Mata Kuliah	: Teknik Digital
Kode Mata Kuliah	: DKA6215
Bobot Mata Kuliah	: 2 SKS
Mata Kuliah Prasyarat	: -
Semester	: 2
Dosen Pengajar	: Ir. Ardy Seto Priambodo, S.T., M.Eng.
Bahasa Pengantar	: Bahasa Indonesia
Deksripsi Mata Kuliah	: Mata kuliah Praktik Teknik Digital merupakan mata kuliah yang menyajikan konsep pengembangan dasar teknologi digital beserta penerapannya dalam rangkaian digital. Mata kuliah Praktik Teknik Digital bertujuan agar mahasiswa mampu menjelaskan, memberikan contoh, dan menyusun rangkaian digital serta membuat rangkaian digital dari hasil karya sendiri berdasarkan penerapan dari gerbang logika, aljabar boolean, aritmatika digital dan rangkaian sekuensial. Materi yang disajikan pada mata kuliah meliputi gerbang logika dasar, aljabar boolean, rangkaian aritmatika digital, dan rangkaian sekuensial seperti; clock pulse generator, flip flop, dekoder-encoder, counter, shift register dan multiplekser-demultiplekser. Teori yang digunakan adalah Teori Konstruktivisme dengan berfokus pada kreatifitas dan inovasi mahasiswa dalam membangun proses belajar secara mandiri dengan didukung oleh fasilitas yang disediakan oleh dosen, diantaranya sumber materi dasar dan jobsheet.
Capaian Pembelajaran Mata Kuliah	: (CPMK1) Menguasai sistem bilangan biner (CPMK2) Memahami aljabar Boolean (CPMK3) Menguasai dasar teknik digital (CPMK4) Memahami dan mendesain rangkaian kombinasional (CPMK5) Memahami dan mendesain rangkaian sekuensial
Bahan Kajian & Waktu Pelaksanaan	: 1) Gerbang logika digital dan penerapan rangkaian gerbang logika digital (1x Pertemuan) 2) Aljabar boolean serta menerjemahkan persamaan logika ke dalam rangkaian (1x Pertemuan) 3) rangkaian aritmatika digital (1x Pertemuan) 4) rangkaian clock pulse generator (1x Pertemuan) 5) rangkaian enkoder (1x Pertemuan) 6) rangkaian dekoder (1x Pertemuan) 7) rangkaian counter sinkron (1x Pertemuan) 8) counter asinkron rangkaian (1x Pertemuan) 9) rangkaian multiplekser (1x Pertemuan) 10) rangkaian demultiplekser (1x Pertemuan) 11) rangkaian shift register (1x Pertemuan) 12) rangkaian digital sekuensial (3x Pertemuan)
Metode Pengajaran	: 1) Ceramah 2) Tanya Jawab / Diskusi 3) Simulasi
Penilaian	: 1) Quiz (10 %) 2) Tugas (25 %) 3) Ujian Tengah Semester (25%) 4) Ujian Akhir Semester (40%)

---

---

---

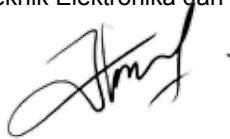
Pustaka : [1] Ronald J. Tocci, Digital Systems Principles and Applications, Prentice-Hall  
 [2] M. Morris Mano, Digital Design, Prentice-Hall  
 [3] Umi Rochayati, Lab Sheet Praktek Teknik Digital  
 [4] Wijaya Widjanarka N. (2006). Teknik Digital. Erlangga: Jakarta

---

Peta Hubungan CPMK dan CPL


	CPL1	CPL2	CPL3	CPL4	CPL5	CPL6	CPL7
<b>CPMK1</b>			✓				
<b>CPMK2</b>			✓				
<b>CPMK3</b>			✓				
<b>CPMK4</b>			✓	✓			
<b>CPMK5</b>			✓	✓			

Mengetahui,  
 Ketua Jurusan Pendidikan  
 Teknik Elektronika dan Informatika



Handaru Jati, ST., M.M., M.T., Ph.D.  
 NIP. 197405111999031002

Disahkan oleh,  
 Koordinator Program Studi  
 Sarjana Terapan Teknik Elektronika



Dr. Aris Nasuha, S.Si., M.T.  
 NIP. 196906151994031002