



UNIVERSITAS NEGERI YOGYAKARTA
SARJANA TERAPAN TEKNIK ELEKTRONIKA

Jalan Colombo Nomor 1 Yogyakarta 55281

Telepon: (0274) 586168 Pesawat 216, 289, 292; Fax. (0274) 586734

Laman: ft.uny.ac.id, E-mail: humas_ft@uny.ac.id

Rencana Pembelajaran Semester

Nama Mata Kuliah	: Praktikum Teknik Digital
Kode Mata Kuliah	: DKA6216
Bobot Mata Kuliah	: 2 SKS
Mata Kuliah Prasyarat	: -
Semester	: 2
Dosen Pengajar	: Ir. Ardy Seto Priambodo, S.T., M.Eng.
Bahasa Pengantar	: Bahasa Indonesia
Dekripsi Mata Kuliah	: Mata kuliah Praktikum Teknik Digital bertujuan agar mahasiswa mampu membuat rangkaian, menjelaskan, membedakan, memberikan contoh penerapan dan membuat rangkaian digital karya sendiri dari penerapan gerbang logika, aljabar boolean, aritmatika digital dan rangkaian sekuensial. Materi-materi praktikum teknik digital tersebut tercakup pada materi-materi seperti: (1) gerbang logika dasar, (2) aljabar boolean, (3) rangkaian aritmatika digital, dan (4) rangkaian sekuensial seperti: clock pulse generator, flip-flop, enkoder-dekoder, counter asinkron, counter sinkron, shift register, multiplexer-demultiplexer dan ADC-DAC. Mata kuliah ini dilaksanakan sesuai teori konstruktivisme, dimana mahasiswa membangun informasinya sendiri berdasarkan pengetahuan awal dan pengalamannya. Sehingga pengetahuan tidak sekedar dipindahkan oleh dosen, tetapi harus dibangun dan dimunculkan sendiri oleh siswa agar dapat berinteraksi dengan informasi yang ada baik dari dosen berupa materi dan Jobsheet Praktikum maupun sumber lainnya (buku, internet dan lainnya). Pelaksanaan mata kuliah ini dilakukan dengan beberapa metode, diantaranya ceramah, pemberian tugas (mandiri dan kelompok), diskusi dan pemecahan masalah (problem solving) melalui praktikum. Evaluasi dilakukan melalui: tugas kelompok; partisipasi, kehadiran kuliah dan sikap; laporan praktikum; proyek mandiri dan UAS
Capaian Pembelajaran Mata Kuliah	: (CPMK1) Menguasai sistem bilangan biner (CPMK2) Memahami aljabar Boolean (CPMK3) Menguasai dasar teknik digital (CPMK4) Memahami dan mendesain rangkaian kombinasional (CPMK5) Memahami dan mendesain rangkaian sekuensial
Bahan Kajian & Waktu Pelaksanaan	: 1) Tegangan Kerja dan Logika (1x Pertemuan) 2) Gate-gate Logika (2x Pertemuan) 3) Aljabar Boolean (1x Pertemuan) 4) Flip-Flop (2x Pertemuan) 5) Pencacah Asinkron (1x Pertemuan) 6) Pencacah Sinkron (1x Pertemuan) 7) Adder/Subtractor (2x Pertemuan) 8) Comparator (1x Pertemuan) 9) Multiplexer/Demultiplexer (2x Pertemuan) 10) Decoder/Encoder (2x Pertemuan)
Metode Pengajaran	: 1) Ceramah 2) Tanya Jawab / Diskusi 3) Simulasi 4) Tutorial
Penilaian	: 1) Keaktifan (15%) 2) Laporan dan Tugas (35 %)

3) Responsi Akhir (50%)

Pustaka : [1] Teknik Digital (2015), KF Ibrahim (2012), Andi Publisher, Yogyakarta.
 [2] Prinsip prinsip penerapan digital, Malvino dkk (2013), Penerbit Erlangga, Surabaya, edisi X
 [3] Sistem Digital: Konsep dan Aplikasi, Freddy K (2014),
 [4] Dasar-Dasar Rangkaian Logika Digital, Budi Mismail (2015) , Penerbit ITB. Bandung.
 [5] A systematic Approach to Digital Logic Design, Mowle, J, Frederic, Edisi X, Addison Wesley

Peta Hubungan CPMK dan CPL

	CPL1	CPL2	CPL3	CPL4	CPL5	CPL6	CPL7
CPMK1			✓				
CPMK2			✓				
CPMK3			✓				
CPMK4			✓	✓			
CPMK5			✓	✓			

Mengetahui,
 Ketua Jurusan Pendidikan
 Teknik Elektronika dan Informatika



Handaru Jati, ST., M.M., M.T., Ph.D.
 NIP. 197405111999031002

Disahkan oleh,
 Koordinator Program Studi
 Sarjana Terapan Teknik Elektronika



Dr. Aris Nasuha, S.Si., M.T.
 NIP. 196906151994031002