



**UNIVERSITAS NEGERI YOGYAKARTA**  
**SARJANA TERAPAN TEKNIK ELEKTRONIKA**

Jalan Colombo Nomor 1 Yogyakarta 55281

Telepon: (0274) 586168 Pesawat 216, 289, 292; Fax. (0274) 586734

Laman: [ft.uny.ac.id](http://ft.uny.ac.id), E-mail: [humas\\_ft@uny.ac.id](mailto:humas_ft@uny.ac.id)

---

## Rencana Pembelajaran Semester

---

Nama Mata Kuliah	: Praktikum PLC
Kode Mata Kuliah	: DKA6228
Bobot Mata Kuliah	: 2 SKS
Mata Kuliah Prasyarat	: -
Semester	: 4
Dosen Pengajar	: Ir. Ardy Seto Priambodo, S.T., M.Eng. / Oktaf Agni Dhewa, S.Si., M.Cs.
Bahasa Pengantar	: Bahasa Indonesia
Dekripsi Mata Kuliah	: Mata kuliah ini membahas fundamental teori dan diimplementasikan melalui kegiatan praktik dalam mengendalikan proses logika berbasis PLC. Materi ajar meliputi pembahasan terkait komponen input module, output module, flag memory, timer, counter, aritmatik, dan analog input dan analog output. Praktikum akan dilaksanakan dengan pendekatan problem based learning secara individu maupun kelompok dengan mengacu pada jobsheet yang dinilai berdasarkan kompetensi akhir perkuliahan secara individu.
Capaian Pembelajaran Mata Kuliah	: (CPMK1) Bertaqwa kepada Tuhan YME dan mampu menunjukkan sikap religius dan berkarakter, (CPMK2) Mahasiswa berpartisipasi aktif, bertanggungjawab, dan memiliki motivasi mengembangkan diri, (CPMK3) Mahasiswa mampu mengidentifikasi komponen input module dan output module pada pengendalian berbasis PLC, (CPMK4) Mahasiswa mampu menjelaskan instruksi logika dasar boolean (AND, OR, dan NOT) pada pemrograman PLC, (CPMK5) Mahasiswa mampu mengaplikasikan instruksi flag memori (relay internal) pada pemrograman PLC (CPMK6) Mahasiswa mampu mengaplikasikan instruksi timer (pewaktu) pada pemrograman PLC (CPMK7) Mahasiswa mampu mengaplikasikan instruksi counter (pencacah) pada pemrograman PLC (CPMK8) Mahasiswa mampu mengaplikasikan instruksi aritmatika (penjumlahan, pengurangan, pengalian, pembagian, dan pembandingan) pada pemrograman PLC (CPMK9) Mahasiswa mampu menjelaskan instruksi scale untuk analog input dan analog output pada pemrograman PLC (CPMK10) Mahasiswa mampu membuat program PLC dengan bahasa pemrograman Ladder Diagram untuk pemecahan kasus pengendalian mesin dan proses berbasis PLC
Bahan Kajian dan Waktu Pelaksanaan	: 1) Pengenalan Programmable Logic Controller (1x Pertemuan) 2) <i>Input</i> dan <i>output</i> modul PLC (1x Pertemuan) 3) Logik dasar AND, OR dan NOT (1x Pertemuan) 4) Logika boolean NAND, NOR, X-OR, X-NOR pada PLC (2x Pertemuan) 5) <i>Flag internal memory</i> (2x Pertemuan) 6) <i>Timer</i> (2x Pertemuan) 7) <i>Counter</i> (2x Pertemuan) 8) <i>Sequential Function Chart</i> (2x Pertemuan) 9) Tugas Akhir (2x Pertemuan)
Metode Pengajaran	: 1) Cermah 2) Diskusi

---

		3) <i>Brain Storming</i>
		4) Praktikum
Penilaian	:	1) Kehadiran (10%) 2) Tugas (15%) 3) Laporan Praktikum (45%) 4) Tugas Akhir (30%)
Pustaka	:	[1] Borden, T dan Cox, R. 2012. Technician's Guide to Programmable Controllers. Cengage Learning, 6th edition. [2] Clark, N. 2020. Understanding Ladder Logic & The Studio 5000 Platform [3] Festo Didactic Learning System for Automation; Fundamental of Mechatromis [4] Festo Didactic Electropneumatic [5] Hooper, J. F. 2006. Introduction to PLCs. Carolina Academic Press, 2nd edition. [6] Putra, A. E. 2004. PLC: Konsep, Pemrograman dan Aplikasi (Omron CPM1A/CPM2A dan ZEN Programmable Relay). Gava Media, Yogyakarta.

Peta Hubungan CPMK dan CPL

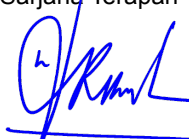
	CPL 1	CPL 2	CPL 3	CPL 4	CPL 5	CPL 6	CPL 7
CPMK 1	✓						
CPMK 2	✓	✓					✓
CPMK 4			✓				✓
CPMK 5			✓				✓
CPMK 6			✓				✓
CPMK 7			✓				✓
CPMK 8			✓				✓
CPMK 9			✓				✓
CPMK 10			✓	✓			✓

Mengetahui,  
Ketua Jurusan Pendidikan  
Teknik Elektronika dan Informatika



Handaru Jati, ST., M.M., M.T., Ph.D.  
NIP. 197405111999031002

Disahkan oleh,  
Koordinator Program Studi  
Sarjana Terapan Teknik Elektronika



Dr. Aris Nasuha, S.Si., M.T.  
NIP. 196906151994031002